

# リンクサーキット株式会社

(<http://www.link-circuit.co.jp>)

リンクサーキット株式会社は、高周波回路（高周波アナログ・高速デジタル）のプリント基板設計技術について、埼玉県産業技術総合センターと共同研究を行うことで技術やノウハウを蓄積して、お客様の要求にお応えできるよう日々努力を重ねています。

この「高速デジタル信号に対応するプリント基板の開発」はリンクサーキット株式会社が埼玉県産業技術総合センターの井沢研究員との共同研究を行い、その研究成果物として報告されたものです。

## 高速デジタル信号に対応するプリント基板の開発

井沢昌行\* 本多春樹\* 萩原 玄\*\*

### Development of printed wiring board for high speed digital signal.

IZAWA Masayuki\*, HONDA Haruki\*, HAGIWARA Gen\*\*,

#### 抄録

高次の高周波を含む高速なデジタル信号の品質を損なうことなく伝送するプリント配線の設計が重要になっている。数種の基板材をもちいて、数種類の伝送線路を作製し、ベクトルネットワークアナライザで挿入損失と遅延時間を測定した。また、EMI測定も行った。挿入損失は、線路幅と誘電正接に影響を受けることがわかり、また、遅延時間の調整に使用するミアンダラインは、隣り合う線路の間隔が狭すぎると希望の遅延時間が得られないことがわかった。EMI測定では、薄い基板ほど放射電界強度が低くなることがわかった。以上から、高速デジタル信号が動作する回路の設計に有用なデータを得た。

キーワード：高速デジタル信号，挿入損失，遅延時間

## 1 はじめに

個人が使用するパソコンでも数 GHz のクロックで動作するようになってきている。デジタル信号には多数の高次周波数成分からなり、数 GHz の高周波帯域まで含まれている。高周波帯域における損失や伝搬遅延時間などがプリント配線の設計では重要になってきており、最近、高周波まで損失が少ない基板材料も開発されている。

また、高速なデジタル信号を扱う回路を安定動作させるには、到達時間を合わせる必要から配線長を合わせるためのミアンダラインを用いることがある。数種の基板材料をもちいて、高周波帯域での挿入損失と遅延時間の測定および EMI 測定を行い、高速デジタル信号に対応できるプリント基板開発へ寄与する基礎設計データを得るものである。

## 2 実験方法

### 2.1 測定対象及び測定環境

プリント配線の特性インピーダンスは 50 Ω とし、ミアンダラインについては、折返し部分の前後に 5mm の直線部を配置し全長が 60mm となるように、折返し幅や線間隔を調整した。

挿入損失と遅延時間の測定にはベクトルネットワークアナライザ(アジレント・テクノロジー製 8753ES)を使用した。基板両端に接続のために SMA コネクタを取り付けた。SMA コネクタ部の測定への影響を低減するために TRL 校正方法<sup>1)</sup>を用いた。

また、埼玉大学にてテストフィクスチャ(アンリツ製 Model 3680-20)による測定も行い SMA コネクタの有無による差についても確認した。埼玉大学にて使用したネットワークアナライザは HP8510C である。特性インピーダンス 50 Ω の線路幅および TRL 校正標準の設計には電磁界シミュレータ(Sonnet Lite)を使用した。

\* 電子情報技術部

\*\* リンクサーキット株式会社

## 2.2 作製基板

使用した基板材（カタログ値）と線路幅を表1に示す。銅箔の厚みは全て18 $\mu$ mである。

全ての使用基板材でマイクロストリップライン（以下、MSLとする）を作製し、FR-4材0.2mm厚のものは、多層基板内層配線を模擬してストリップライン（以下、SLとする）も作製した。SLの線路幅は0.2mmとした。挿入損失と遅延時間の測定周波数は1~6GHzとし、TRL校正標準のLine標準は、3.5GHzで90°位相が回転する長さとした。作製した基板の例を図1に示す。

ミアンダラインはFR-4材0.2mm厚を用いて表2の条件で作製した。作製条件および作製基板を図2に示す。

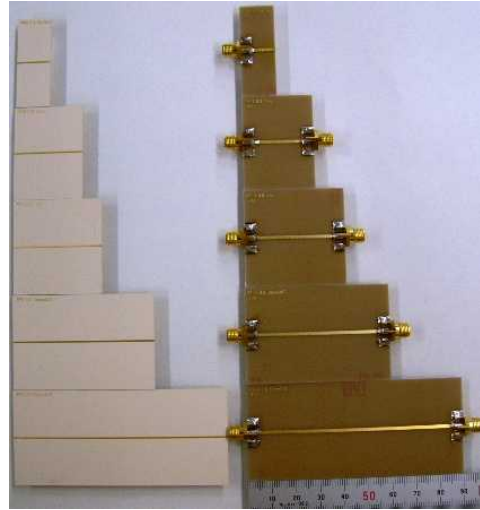


図1 作成したMSL基板の例  
左5枚PPO材テストフィクスチャ用、右5枚FR4材SMAコネクタ付。  
それぞれ、上より校正標準(Reflect,Thru,Line)、測定対象(30mm、60mm)

表1 使用基板材とMSL線路幅およびLine標準

基板材質	基板厚 (mm)	誘電率 $\epsilon_r$	誘電正接 $\tan$	線路幅 (mm)
FR-4	1.6	4.8	0.015	3.04
	0.8	4.4	0.018	1.45
	0.2	4.8	0.017	0.38
PPE	1.6	3.6	0.002	3.90
	0.8	3.5	0.002	1.94
	0.2	3.6	0.002	0.50
PTFE	0.8	2.62 (2.59)	0.0005 (0.0012)	2.12
PPO	0.8	10.2 ~ 10.6 (10.0 ~ 10.4)	0.005 ~ 0.007 (0.008 ~ 0.01)	0.73

※誘電率と誘電正接は1MHzの値。

※カタログに記載してあるものについては()内に1GHzの値もしめす。

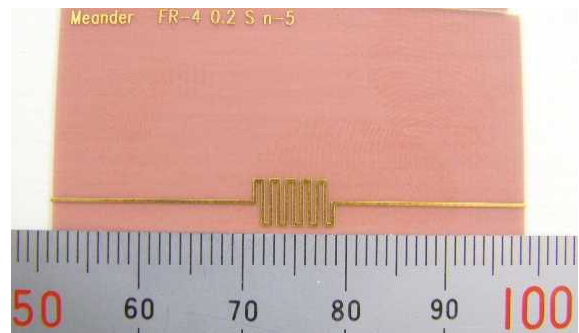
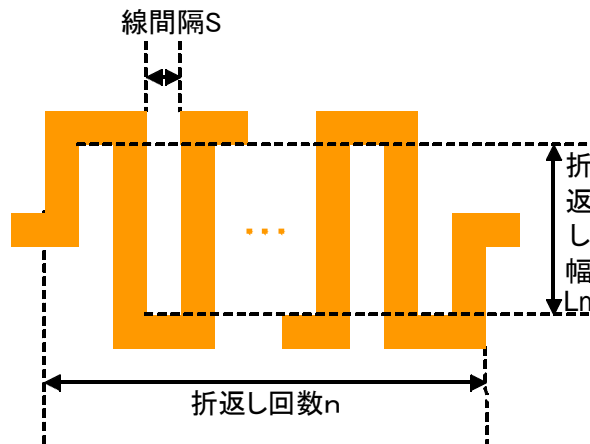


図2 ミアンダライン

左:ミアンダライン作成条件

右:ミアンダライン部分の拡大

表2 ミアンダライン作製条件

	折返し回数 n	線間隔 S(mm)	折返し幅 Ln(mm)
折返し幅が一定	1	20.250	3.8
	2	7.845	
	3	3.710	
	4	1.643	
	5	0.402	
線間隔が一定	1	0.38	23.670
	2		11.265
	3		7.130
	4		5.063
	5		3.822
折返し回数が一定	5	0.19	4.012
	5	0.76	3.442
	5	1.14	3.026

### 3 結果及び考察

#### 3.1 挿入損失

図3にFR-4材MSL60mm及びSL60mmの挿入損失をしめす。合わせて、テストフィクスチャでの測定結果も示す。

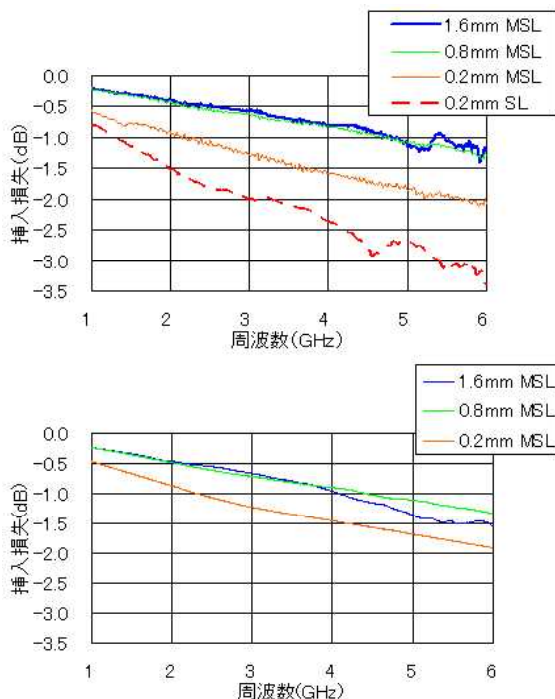


図3 挿入損失(FR-4材長さ60mm)

(上:SMAコネクタ付 下:テストフィクスチャ)

SMAコネクタを用いた測定では、全体的に細

かなぶれがみられるが、テストフィクスチャを用いた測定では極めてなめらかな測定結果となった。使用した2機種のネットワークアナライザは、内部の構成がやや異なっており、TRL校正で補正される誤差の違いによるものと考えられる。

図3から、基板が薄くなると、挿入損失が増える傾向にあり、PPE材においても同様であった。

伝送線路の損失は次にしめすように、導体による損失(導体損失)と誘電体による損失(誘電体損失)がある。<sup>2)</sup>

$$\text{伝送損失}(\alpha) = \text{導体損失}(\alpha_c) + \text{誘電体損失}(\alpha_d)$$

$\alpha_c$ : 導体の種類(抵抗)、絶縁層および導体の

物理寸法などに起因し、周波数の平方根に比例

$\alpha_d$ : 絶縁層(誘電体)の誘電特性に起因し、周波数に比例

$$\alpha_d = \frac{20\pi \cdot \log e}{\lambda_g} \cdot \tan \delta = 27.3 \cdot \frac{f}{c} \cdot \sqrt{\epsilon_r} \cdot \tan \delta$$

$\lambda_g$ :管内波長、f:周波数、c:光速、 $\epsilon_r$ :比誘電率、

$\tan \delta$ :誘電正接

以上より、伝送損失のうち誘電体損失は比誘電率と誘電正接に起因するが、同じ基板材で比較しているため、導体損失の差が測定結果に影響していると考えられる。

そこで、導体損失に起因する導体の抵抗Rは、次の式で表される。

$$R = \frac{l}{\sigma A} (\Omega)$$

l:長さ(m)、 $\sigma$ :導電率(S/m)、A:断面積(m<sup>2</sup>)

また、周波数が高くなると表皮効果により電流は導体の表面に集中するが、その電流が集中する深さ $\delta_s$ は次式で表される。

$$\delta_s = \sqrt{\frac{1}{\pi f \mu \sigma}} (m)$$

f:周波数(Hz)、 $\mu$ :透磁率(H/m)

以上から、高周波ではMSLを流れる電流が、表皮深さ $\delta_s$ (1GHzで2.1 $\mu$ m程度)に集中し、ま

た、そのほとんどは銅箔裏面に集中して流れる<sup>3)</sup>ことから、基板が薄く線路幅が狭いものほど導体損失が大きくなり、挿入損失が増えたと考えられる。

次に基板材ごとの挿入損失については、図4から、基板材の誘電正接が挿入損失へ影響していることがわかる。

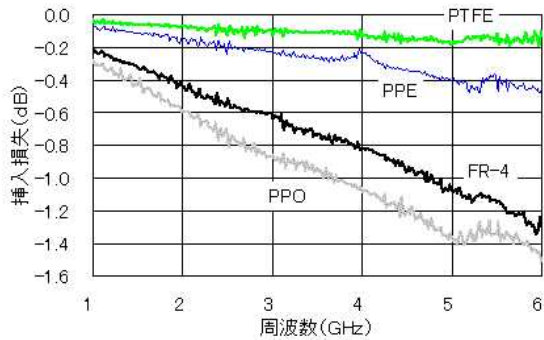


図4 基板材(0.8mm厚、長さ60mm)による挿入損失の違い

しかし、測定結果ではPPO材がFR-4材より挿入損失が大きくなっている。伝送損失の式では、誘電体損失は誘電正接と比誘電率の平方根に比例している。大きな比誘電率のPPO材は、誘電正接(カタログ値)が1GHzにおいて大きくなっているために、誘電体損失が大きくなり、その結果、挿入損失がFR-4材より大きくなったと考えられる。

ミアンダラインの挿入損失については、全ての形状ではほぼ同じ結果であり、FR-4材0.2mm厚MSL60mm長さと同様の傾向であった。しかし、線間隔一定で折返し回数が1回と2回のものについては、挿入損失の大きくなる周波数が現れた。それらについてはリターンロスが悪化しているため、信号が入りにくくなっていると考えられる。

### 3.2 遅延時間

MSLおよびSLの遅延時間は、全ての基板材で、測定周波数に対してする変化はなく、ほぼ一定の値であった。

ミアンダラインの遅延時間を表3に示す。

折返し回数が増えると、遅延時間が短くなる傾向があり、また、線間隔が小さくなると遅延時間が周波数対して平坦でなくなる場合があった。

表3 ミアンダラインの遅延時間(単位:ps)

線幅 W=0.38mm		2.0	3.5	5.0	2GHzと	
条件	回数	GHz	GHz	GHz	5GHzの差	
折返し幅 Ln 一定	1	352	346	350	-2	
	2	347	344	344	-3	
	3	345	342	340	-5	
	4	338	336	336	-2	
	5	312	310	321	9	
線間隔 S 一定 (S=W)	1	358	364	358	0	
	2	336	358	382	46	
	3	327	342	362	35	
	4	326	333	351	25	
	5	309	312	318	9	
線間隔 S=0.5W		5	287	294	312	25
線間隔 S=2W		5	329	331	332	3
線間隔 S=3W		5	329	330	327	-2
直線			356	354	354	-2

異なる線間隔による遅延時間の測定結果を図5に示

す。線間隔が線路幅の2倍以上であれば、周波数に対する変化は小さいが、それより狭くなると低い周波数で、遅延時間が短くなる傾向が得られた。

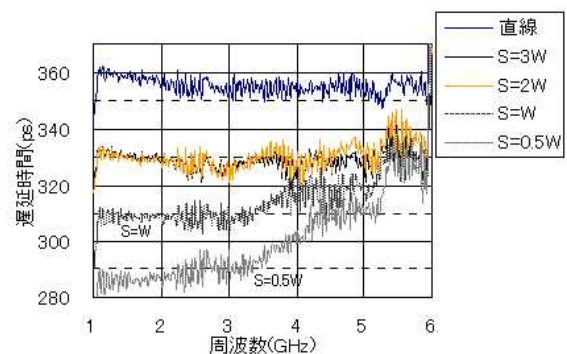


図5 線間隔と遅延時間(折返し回数は5回)

配線間の結合を小さくするために「中心線から中心線の間で測定される配線間の分離距離は、単体配線幅の3倍にしなければならない」という「3Wルール」<sup>4)</sup>が知られているが、この結果が

らも、「3W ルール」が基板設計時に重要であると考えられる。

### 3.3 EMI測定

異なる厚さの基板材で作製したMSLを10MHzの矩形波で駆動し、放射電界強度測定を行った。測定条件を次にしめす。

- 基本周波数：10MHz（使用IC：74VHC00）
- 立ち上がり時間：1.1ns（無負荷），3.8ns（負荷時）
- 負荷：500 と 44pFの並列接続
- 測定対象MSL：基板全長90mm

測定は、当センターの小型電波暗室にて3mの距離での電界強度測定を行った。

図6にしめすように、基板が薄くなるほど、放射電界強度が小さくなる結果が得られた。

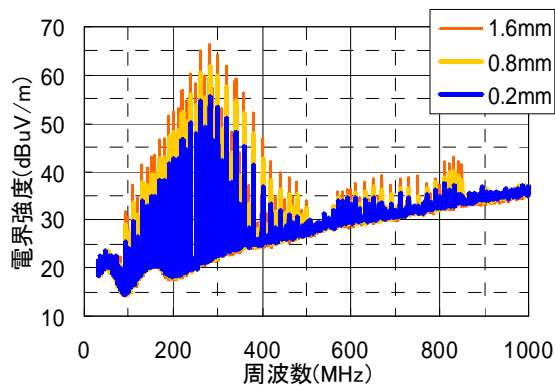


図6 放射電界強度測定  
(FR-4材、水平偏波)

信号源から負荷までのMSLを流れる電流と地導体を流れるリターン電流はノーマルモード電流であり、ノーマルモード電流による電界強度 $E_d$ は、次の式で表される<sup>9)</sup>。

$$E_d = 1.316 \times 10^{-14} \times \frac{i_D f^2 S(K+1)}{d} \text{ (V/m)}$$

- $i_D$ : ノーマルモード電流 (A)、 $f$ : 周波数 (Hz)
- $S$ : ループの面積 ( $m^2$ )、 $d$ : 基板からの距離 (m)
- $K$ : 大地からの反射係数(床に吸収体あり  $K=0$ 、吸収体なし  $K=1$ )

上式から基板が薄くなると、ノーマルモード電流のループ面積が小さくなり、その結果放射電界

強度が小さくなったと考えられる。

### 4 まとめ

数種の基板材による伝送線路の挿入損失、遅延時間、EMI測定から以下のことがわかり、高速デジタル信号が動作する回路の設計に有用なデータとなる。

#### (1) 挿入損失

挿入損失は、線路幅による導体損失と誘電正接による誘電体損失が影響するため、引き回しの長い配線では、線路幅を広くとり、誘電正接の小さな基板材を選ぶ必要がある。

#### (2) 遅延時間

ミアンダラインで、周波数に対して平坦な遅延時間とするためには、折り返す線間隔を線路幅の2倍以上とする3Wルールが重要である。

#### (3) EMI測定

基板を薄くするとノーマルモード電流が作るループ面積を小さくでき、EMI対策に有効である。

### 謝辞

本研究を進めるに当たり、客員研究員として御指導いただきました埼玉大学の馬 哲旺助教授に感謝の意を表します。

### 参考文献

- 1) 春田将人：ネットワーク・アナライザのキャリブレーション技法，トランジスタ技術，**43**，4 (2006)245
- 2) 水野康之：高速化・高周波化ニーズに対応したプリント配線板材料の開発技術動向，電子技術，日刊工業新聞社，**44**，11(2002)36
- 3) 志田 晟：デジタル・データ伝送技術入門，CQ出版株式会社，(2006)23
- 4) Mark.I Montrose：プリント配線板のEMC設計，ミマツコーポレーション，(2001)234
- 5) 久保寺 忠：高速デジタル回路実装ノウハウ，CQ出版株式会社，(2002)239